# ***Instituto Tecnológico la paz***

Materia: Principios Eléctricos y Aplicaciones Digitales

Investigación sobre la familia de los circuitos integrados

Alumno: Villanueva Aguiar Manuel

Nombre del Profesor: Javier Alberto Carmona Troyo

Grupo: C

Carrera: Ingeniería en Sistemas Computacionales

La Paz, Baja California Sur 28 de marzo del 2016

***Introducción***

Una familia lógica es el conjunto de circuitos integrados (CI’s) los cuales pueden ser interconectados entre si sin ningún tipo de Interfase o aditamento, es decir, una salida de un CI puede conectarse directamente a la entrada de otro CI de una misma familia. Se dice entonces que son compatibles.

Las familias pueden clasificarse en bipolares y MOS. podemos mencionar algunos ejemplos. Familias bipolares: RTL, DTL, TTL, ECL, HTL, IIL. Familias MOS: PMOS, NMOS, CMOS. Las tecnologías TTL (lógica transistor- transistor) y CMOS (metal oxido-semiconductor complementario) son los mas utilizadas en la fabricación de CI’s SSI (baja escala de integración) y MSI (media escala de integración).

**TTL**

El voltaje de alimentación es de + 5 Voltios, con: Vmín = 4.75 Voltios y Vmáx = 5.25 Voltios. Por encima del voltaje máximo el circuito integrado se puede dañar y por debajo del voltaje mínimo el circuito integrado no funcionaría adecuadamente. Su realización (fabricación) se logra con transistores bipolares multiemisores.

Esta familia utiliza elementos que son comparables a los transistores bipolares diodos y resistores discretos, y es probablemente la más utilizada. A raíz de las mejoras que se han realizado a los CI TTL, se han creado subfamilias las cuales podemos clasificarlas en:

* TTL estándar.
* TTL de baja potencia (L).
* TTL Schottky de baja potencia (LS).
* TTL Schottky (S).
* TTL Schottky avanzada de baja potencia (ALS).
* TTL Schottky avanzada (AS).

Su tensión de alimentación característica se halla comprendida entre los 4,75V y los 5,25V (como se ve, un rango muy estrecho). Normalmente TTL trabaja con 5V.

Los niveles lógicos vienen definidos por el rango de tensión comprendida entre 0,0V y 0,8V para el estado L (bajo) y los 5,4V y Vcc para el estado H (alto).

La velocidad de transmisión entre los estados lógicos es su mejor base, si bien esta característica le hace aumentar su consumo siendo su mayor enemigo. Motivo por el cual han aparecido diferentes versiones de TTL como FAST, LS, S, etc y últimamente los CMOS: HC, HCT y HCTLS. En algunos casos puede alcanzar poco más de los 400 MHz.

Las señales de salida TTL se degradan rápidamente si no se transmiten a través de circuitos adicionales de transmisión (no pueden viajar más de 2 m por cable sin graves pérdidas).

Como sus características de voltaje son las mismas (La familia lógica TTL trabaja normalmente a +5V), analizaremos sus velocidades y consumo de potencia.

|  |  |
| --- | --- |
| **Velocidad aproximada** | **Subfamilia TTL** |
| **1.5 ns** | **Schottky avanzada** |
| **3 ns** | **Schottky** |
| **4 ns** | **Schottky avanzada de baja potencia** |
| **10 ns** | **Schottky de baja potencia** |
| **10 ns** | **estándar** |
| **33 ns** | **baja potencia** |

|  |  |
| --- | --- |
| **Consumo de potencia por puerta** | **Subfamilia TTL** |
| **1 mW** | **baja potencia** |
| **1 mW** | **Schottky avanzada de baja potencia** |
| **2 mW** | **Schottky de baja potencia** |
| **7 mW** | **Schottky avanzada** |
| **10 mW** | **estándar** |
| **20 mW** | **Schottky** |

**ECL**

pertenece a la familia de circuitos MSI implementada con tecnología bipolar; es la más rápida disponible dentro de los circuitos de tipo MSI.

Históriale Puertas con diseños ECL se han implementado hasta con tubos de vacío, y por supuesto con transistores discretos. Y la primera familia con diseño ECL, la ECL I, apareció en el año 62 con las primeras familias de circuitos integrados. Ya en aquella época se trataba de la familia más rápida (un retardo de propagación típico de 8ns.), y también, era ya, la que más disipaba.

Como familia bipolar que es, el margen de ruido no es bueno. En este caso no sólo es reducido en margen a nivel bajo, sino que también lo es el margen a nivel alto. Esto es consecuencia de la reducida excursión lógica. Y la razón es que para conseguir velocidad deben variar poco los valores de tensión.

El principio que guía a la familia es tratar de evitar a toda costa que los transistores que configuran el circuito entren en saturación. Por lo que las conmutaciones serán entre corte (o casi corte) y conducción. Por lo tanto siempre vamos a tener transistores conduciendo, con lo que el consumo es continuo. Es decir no sólo hay picos de corriente en las transiciones, sino que siempre tendremos un consumo apreciable en el circuito. Por otro lado la presencia de corrientes significativas en el circuito en todo momento, hace que el fan-out sea bueno.

Es la forma de lógica más rápida, ya que los dispositivos activos se las arreglan para trabajar fuera de la saturación. También se hace aun mucho más rápida haciendo que las variaciones de señal lógicas sean aun menores (Dt=800mV), eso hace que el tiempo de carga y descarga de C de carga y parasitas sean aun menores...

El circuito ECL se basa en el uso de un interruptor de dirección de corriente, que se puede construir con un par diferencial, que se polariza con un voltaje Vr y de corriente I cte ambos. la naturaleza diferencial del circuito lo hace menos susceptible a captar ruido.

Existen 2 formas conocidas, la ECL 100k y la ECL 10K, la 100k es más rápida pero consume mayor corriente

**MOS**

La familia lógica de MOS complementarios está caracterizada por su bajo consumo. Es la más reciente de todas las grandes familias y la única cuyos componentes se construyen mediante el proceso MOS. El elemento básico de la CMOS es un inversor.

Los transistores CMOS tienen características que los diferencian notablemente de los bipolares:

Bajo consumo, puesto que una puerta CMOS sólo consume 0,01 mW en condiciones estáticas (cuando no cambia el nivel). Si opera con frecuencias elevadas comprendidas entre 5 y 10 MHz, el consumo es de 10 mw.

Los circuitos CMOS poseen una elevada inmunidad al ruido, normalmente sobre el 30 y el 45 % del nivel lógico entre el estado 1 y el 0. Este margen alto sólo es comparable con el de la familia HTL.

Las desventajas que sobresalen en la familia CMOS son su baja velocidad, con un retardo típico de 25 a 50 ns o más, especialmente cuando la puerta tiene como carga un elemento capacitivo; también hay que citar que el proceso de fabricación es más caro y complejo y, finalmente, la dificultad del acoplamiento de esta familia con las restantes.

Una característica muy importante de la familia CMOS es la que se refiere al margen de tensiones de alimentación, que abarca desde los 3 a los 15 V, lo que permite la conexión directa de los componentes de dicha familia con los de la TTL, cuando se alimenta con 5 V a los circuitos integrados CMOS.

**CMOS**

Estos CI’s se caracterizan por su extremadamente bajo consumo de potencia, ya que se fabrican a partir de transistores MOSFET los cuales por su alta impedancia de entrada su consumo de potencia es mínimo.

Estos CI’s se pueden clasificar en tres subfamilias:

|  |  |  |  |
| --- | --- | --- | --- |
| **Familia** | **Rango de tensión** | **Consumo potencia** | **Velocidad** |
| **estándar (4000)** | **3 – 15 V** | **10 mW** | **20 a 300 ns** |
| **serie 74C00** | **3 – 15 V** | **10 mW** | **20 a 300 ns** |
| **serie 74HC00** | **3 – 15 V** | **10 mW** | **8 a 12 ns** |

La serie 74HCT00 se utiliza para realizar interfaces entre TTL y la serie 74HC00.

**DESCARGAS ELECTROSTÁTICAS**

Los dispositivos CMOS son muy susceptibles al daño por descargas electrostáticas entre un par de pines.

Estos daños pueden prevenirse:

* Almacenando los CI CMOS en espumas conductoras especiales.
* Usando soldadores alimentados por batería o conectando a tierra las puntas de los soldadores alimentados por ac.
* Desconectando la alimentación cuando se vayan a quitar CI CMOS o se cambien conexiones en un circuito.
* Asegurando que las señales de entrada no excedan las tensiones de la fuente de alimentación.
* Desconectando las señales de entrada antes de las de alimentación.
* No dejar entradas en estado flotante, es decir, conectarlos a la fuente o a tierra según se requiera.

**Bajo Voltaje**

El sistema de señal diferencial de bajo voltaje o LVDS (low voltaje differential signaling), es un sistema de transmisión de señales a alta velocidad sobre medios de transmisión baratos, como puede ser el par trenzado. Fue introducido en 1994 y se hizo popular en redes de computadores de alta velocidad para la transmisión de datos. Transmisión LVDS. BAJO VOLTAJE (LVT, LV, LVC, ALVC) Son familias lógicas especialmente diseñadas para funcionar con tensiones de alimentación reducidas, sin que ello suponga una pérdida de capacidad de carga ni incremento de los tiempos de propagación.

Dentro de las familias lógicas de baja tensión se encuentran:

LV, LVC, ALVC, LVT, ALVT, AVC, LVQ, (algunos ejemplos de estos circuitos son: 74LV165, 74LVC14, 74ALVCH16272, etc.).

CARACTERÍSTICAS MÁS IMPORTANTES DE FAMILIAS LÓGICAS DE BAJA TENSIÓN.

Podemos observar que el margen de tensiones en el que pueden funcionar, garantizando un correcto funcionamiento, va desde 2.3 a 3.6V, siendo una tensión típica de alimentación 3.3V Las familias LV, LVC y ALVC están realizadas con tecnología CMOS y la familia LVT con tecnología BiCMOS.

**Bibliografía**

[**http://principioselectricosits.esy.es/2-4-Familias-logicas/**](http://principioselectricosits.esy.es/2-4-Familias-logicas/)

[**https://www.slideshare.net/shikitha/bajo-voltaje-lvt-lv-lvc**](https://www.slideshare.net/shikitha/bajo-voltaje-lvt-lv-lvc)

[**http://ladelec.com/teoria/electronica-digital/312-circuitos-integrados-ttl**](http://ladelec.com/teoria/electronica-digital/312-circuitos-integrados-ttl)

[**http://tutorialcid.es.tl/Familia-CMOS.htm**](http://tutorialcid.es.tl/Familia-CMOS.htm)

[**http://tutorialcid.es.tl/Familia-ECL.htm**](http://tutorialcid.es.tl/Familia-ECL.htm)